

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : **07-023423**

(43)Date of publication of application : **24.01.1995**

(51)Int.Cl. H04N 9/804
H03M 7/30
H04N 5/92
H04N 7/30
H04N 9/808
H04N 11/04

(21)Application number : **05-145183**

(71)Applicant : **HITACHI LTD**

(22)Date of filing : **16.06.1993**

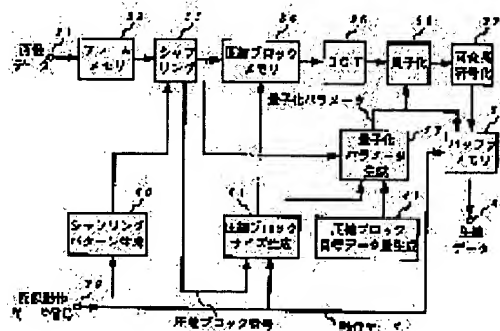
(72)Inventor : **TSUBOI YUKITOSHI
OKU MASUO
TAKAHASHI SUSUMU
FUJII YUKIO
ICHIGE KENJI
TSUKIJI NOBUYOSHI**

(54) DIGITAL VIDEO SIGNAL RECORDING AND REPRODUCING DEVICE

(57)Abstract:

PURPOSE: To record/reproduce a video signal with high picture quality at a high recording efficiency by revising a compression block size for each compressed block.

CONSTITUTION: A shuffling pattern generating circuit 40 switches a shuffling pattern designating the sequential extraction of a macro block from any of pattern positions in response to the inputted recording operation mode signal, picture data outputted from a shuffling circuit 33 in the unit of macro blocks are stored in a compressed block memory 34 by the predetermined number of macro blocks. The compressed block size differs from each operating mode and varies with the compression block even in the same operating mode. Then a compression block size generating circuit 41 switches the compression block size in response to a recording operation mode signal inputted from an input terminal 39 and a compression block number outputted from the shuffling circuit 33 to control the compression block memory 34 and a quantization parameter generating circuit 43.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

(A) 報公時許開公 (12)

特開平7-23423

最終頁に続く

【構成】映像信号の輝度および記録モードに対応した、テレビ画面の同一位置におけるプロテックの輝度および色差を示す画素から構成されるプロテックを一単位として処理し、圧縮プロテックのひとこととして圧縮プロテックを変更することにより、圧縮プロテック単位での情報処理時に必要な処理量を低減させて従来より回路規模を縮小するとともに、映像信号の輝度および記録モードに関らず、高い記録効率で画面全体を映像信号の記録再生を行うことができる。

[illegible][illegible]

するほど、画像符号化処理における情報量制御の処理が簡単になるが、本来の画像データの情報量の変動の影響を受けやすくなり、情報量制御の結果によっては局所的

に画質が大きくなる。また圧縮プロッサイズを大きくするほど、本来の画像データの情報量の歪曲の影響を十分に抑制して安定した画質を得られるが、情報量制約の処理が難しくなる。したがって圧縮プロッサイズは、情報量制約の処理量と再生画像の画質とをどの程度のものとするかの兼ね合いによって決定される。

【0007】ところで上記従来技術は、525/60方式の映像信号のみをデータ圧縮して磁気テープに記録再生するための装置である。この他に解像度が異なる複数種類の映像信号に対応できるディジタルVTRの映像記録方式として、ヨーロッパ特許公開公報EP469861号(1992年2月5日公開)に記載されているものがある。この方式では、複数種類の映像信号に対して、1フレームを27の整数倍の個数のセグメント(前述した圧縮プロッサに相当する)に分割した後にセグメント単位で圧縮データ量を一定化する。そして、各セグメントの圧縮データに割り訂正符号を付加した後に、いずれの種類の映像信号に対しても1トラッカあたり27面のセグメントを記録する。このセグメントサイズは、それぞれの映像信号に応じて異なるものとされる。

【0008】例えば、525/60方式の映像信号の記録を行う場合には、有効領域720画素×480ラインで構成される1フレームが10×27面のセグメントに分割され、10トラッカに記録される。この場合の1セグメントは30面の基本プロッサの集合体であり、そのうち20面の映像信号のデータを示す基本プロッサ、10面の色信号のデータを示す基本プロッサである。また、高解像度TV=HDTVの映像信号(1フレームを垂直ライン数=1125ライン、フレーム間数=307ライン/秒、以後、1125/60方式と記述する。)の記録を行う場合には、有効領域1152画素×1080ラインで構成される1フレームが、20×27面のセグメントに分割され、20トラッカに記録される。この場合の1セグメントは45面の基本プロッサの集合体である。

【0009】(説明が解しやすくなる)しかしながら、上記従来のディジタル映像信号記録再生装置においては、1125/60方式の映像信号の記録を行うときに、有効表示ライン数が本来1035ラインであるのにもかかわらず、1080ラインの記録を行っているため、記録効率が低下してしまうという問題点があった。

【0010】また、上記の場合には、1単位の圧縮プロッサを構成する映像信号を示す基本プロッサ数と、色信号を示す基本プロッサ数が一様とはならなくなってしまう。すなわち、画面上の同一位置における映像信号および色信号を示す基本プロッサが、それぞれ異なる圧縮プロッサに分割して記録されてしまうため、映像信号と色信号に対する符号化歪みの発生が不均等となった部分において画質が低下してしまうことがあつたという問題点があった。

【0011】上記による画質の低下を抑制するには、画面上の同一位置における映像信号および色信号を示す基本プロッサの集合であるプロッサ単位を圧縮プロッサを構成することにより、画面上の同一位置における映像信号および色信号を示す基本プロッサが必ず同一の圧縮プロッサ中に含まれるようにすればよい。しかし、このようにすると画質は向上するものの、圧縮プロッササイズが前述にくらべて3倍となった情報量制約の処理量が増大してしまうため、これに对应して回路規模を従来よりも大規模なものとする必要があるという問題点があった。

【0012】また、上記従来技術においては、データ圧縮率を適宜よりも高くすることにより、再生映像の画質を多少犠牲にしてもデータへの映像記録時間を短くすることを目的とする長時間記録モードが用意されていないという問題点があった。

【0013】したがって本発明の目的は、上記の問題点を解決して、映像信号の種類の数を上回る複数種類の記録モードを用意して、解像度が異なる複数種類の映像信号および長時間モードで映像信号を記録再生できるとともに、高い記録効率で高画質な映像信号の記録再生を行うことのできる比較的小さな回路規模のディジタル映像信号記録再生装置を提供することにある。

【0014】

【課題を解決するための手段】上記の目的を達成するため、本発明のディジタル映像信号記録再生装置は、圧縮後のデータ量が目標データ量にほぼ等しくなるよう、映像信号をディジタル化して得られる映像データのデータ圧縮および記録媒体に対する記録を行うディジタル映像信号記録再生装置において、前記映像信号の種類および前記記録媒体に対する記録モードに応じて、データ圧縮単位である圧縮プロッサの大きさを表わす圧縮プロッササイズを、各々の前記圧縮プロッサごとに可変的に設定する圧縮プロッササイズ設定手段と、フレーム内の同一位置における複数色の画素(このうちのひとつが精度信号であつてもよい)を含みそれぞれ定められた数の画素からなるプロッサを、前記圧縮プロッササイズに相当する個数分までとめることにより、前記圧縮プロッサを生成する圧縮プロッサメモリと、前記目標データ量を設定する目標データ量設定手段と、前記圧縮プロッササイズおよび前記目標データ量に応じて、圧縮後のデータ量が前記目標データ量にほぼ等しくなるよう、対応する前記圧縮プロッサを量子化するための量子化パラメータを生成する量子化パラメータ生成手段とを具備する構成とされており、前記映像信号の種類および前記記録モードに関わらず、前記記録媒体上の記録トラッカ中に含まれる前記圧縮プロッサの個数を常に一定とするものである。

【0015】

【作用】上記構成に基づく作用を説明する。

【0016】本発明のディジタル映像信号記録再生装置では、圧縮後のデータ量が目標データ量にほぼ等しくなるよう、映像信号をディジタル化して得られる映像データのデータ圧縮および記録媒体に対する記録を行うディジタル映像信号記録再生装置において、前記映像信号の種類および前記記録媒体に対する記録モードに応じて、データ圧縮単位である圧縮プロッサの大きさを表わす圧縮プロッササイズを、各々の前記圧縮プロッサごとに可変的に設定する圧縮プロッササイズ設定手段と、フレーム内の同一位置における複数色の画素(このうちのひとつが精度信号であつてもよい)を含みそれぞれ定められた数の画素からなるプロッサを、前記圧縮プロッササイズに相当する個数分までとめることにより、前記圧縮プロッサを生成する圧縮プロッサメモリと、前記目標データ量を設定する目標データ量設定手段と、前記圧縮プロッササイズおよび前記目標データ量に応じて、圧縮後のデータ量が前記目標データ量にほぼ等しくなるよう、対応する前記圧縮プロッサを量子化するための量子化パラメータを生成する量子化パラメータ生成手段とを具備する構成とされており、前記映像信号の種類および前記記録モードに関わらず、前記記録媒体上の記録トラッカ中に含まれる前記圧縮プロッサの個数を常に一定とする。

【0017】したがって、前記映像信号の種類および前記記録モードに対応して、フレーム内の同一位置における複数色の画素(例えば、輝度を含む所定数の画素と、色差を含むその他の所定数の画素)を含みそれぞれ定められた数の画素からなるプロッサを一単位として

て処理し、圧縮プロッサのひとごととして圧縮プロッササイズを変更することにより、圧縮プロッサ単位での情報量制約に必要な処理量を低減させて従来より回路規模を縮小するとともに、前記映像信号の種類および前記記録モードに関わらず、高い記録効率で高画質な映像信号の記録再生を行うことができる。

【0018】

【実施例】以下、本発明のディジタル映像信号記録再生装置の実施例を図面を用いて詳細に説明する。

【0019】図1は、本発明のディジタル映像信号記録再生装置(以後、ディジタルVTRと記述する)の全体構成図である。図面中、1は入力映像信号の入力増子、2は記録動作モード信号の入力増子、3は記録系回路、4は記録ヘッド、5は磁気テープ、6は再生ヘッド、7は再生系回路、8は出力映像信号の出力増子、9は再生動作モード信号の出力増子である。また、記録系回路3は、A/D変換回路10、画像信号変換回路11、訂正符号付加回路12、変調回路13、記録アンプ14、および記録動作タイミング制御回路15から構成され、再生系回路7は、再生アンプ16、復調回路17、割り訂正回路18、画像信号変換回路19、D/A変換回路20、および再生動作タイミング制御回路21から構成される。

【0020】表1は、図1の装置における記録モードを示す表であり、3種類の記録モードの仕様をそれぞれ示している。

【0021】

【表1】

表1

仕様	記録動作モード		
	1	2	3
フレーム間数 (単位:Hz)	29.97	29.97	30
サンプリング周波数 (単位:MHz)	13.5	9.0	44.55
フレーム画素数 (単位:画素)	720×480	480×480	152×1040
フレーム記録トラッカ数 (単位:トラッカ)	10	5	20
プロッサ単位画素数 (単位:画素)	16×16	16×16	16×16
フレームサイズ (単位:プロッサ)	45×30	30×30	72×65
圧縮プロッササイズ (単位:プロッサ)	5(固定)	6 or 7(可変)	8 or 9(可変)

ことにより、シャッタリング回路33を制御する。

【0034】シャッタリング回路33からクロック単位で出力された画像データは、圧縮ブロックメモリ34に所定数の圧縮ブロックに分けて蓄えられる。圧縮ブロックメモリ34は、圧縮ブロックを構成するクロック単位の画素は、それぞれ動作モードにおいて異なるっており、また、後述するように、同一の動作モードでも圧縮ブロックごとに変動する。圧縮ブロックメモリ34は、入力端子39から入力される記録動作モード信号およびシャッタリング回路33から出力される圧縮ブロック番号に応じて圧縮ブロックサイズを切り換えることにより、圧縮ブロックメモリ34と量子化パラメータ生成回路43を制御する。

【0035】すなわち、標準モードにおいては、フレームサイズが水平45×垂直30×クロック1350であり、上記圧縮ブロックサイズが常に一定のクロックとされているため、フレームサイズは270×圧縮ブロック(=1350÷5)から構成される。また、長時間モードにおいては、フレームサイズが水平30×垂直30×クロック900であり、上記圧縮ブロックサイズが、6, 1, 6, 1, ...のように変動するため、フレームサイズは1.35×圧縮ブロック(=900÷(6+1+6+1/3))から構成される。また、高解像モードにおいては、フレームサイズが水平72×垂直65×クロック(=4680)であり、上記圧縮ブロックサイズが、8, 1, 8, 1, ...のように変動するため、フレームサイズは5.40×圧縮ブロック(=4680÷(8+1+8+1/3))から構成される。

【0036】量子化パラメータ生成回路43は、入力された圧縮ブロックを構成する各クロックのアクティビティを計算し、その総和をその圧縮ブロックのアクティビティとする。そして、圧縮ブロック目標データ量生成回路42から与えられる圧縮ブロック目標データ量を、圧縮ブロックのアクティビティに対する各クロックのアクティビティの比率に応じて各クロックに割り当てる。さらに、各クロックへの割り当て目標データ量とそのクロックのアクティビティとから、そのクロックの量子化パラメータを決定し、量子化回路36へ出力する。

【0037】ここで、クロックのアクティビティとは、そのクロックの画像内容に関して、絵柄が細かい情報量が多いかあるいは絵柄が平坦で情報量が少ないかを示す指標であり、クロックを構成する6個のDCTブロックの画素数値(DCTブロック内の画素平均値を引き算した画素値の二乗和)の総和として求められる。ある特定の量子化パラメータを決定した場合、アクティビティの値とデータ圧縮した後の圧縮データ量は統計的に強い相関があり、また、ある特定のアクティビティの値に付して、量子化パラメータとデータ圧縮した後の圧縮データ量は統計的に強い相関があ

ること知られているので、ある特定のアクティビティの値を持つクロックに関して、圧縮データ量を目標の値に制御するために必要な量子化パラメータを推定することが出来る。量子化パラメータは量子化の粗さを示すパラメータのことである。なお、本実施例においては、上記圧縮ブロック目標データ量はすべての動作モードおよび圧縮ブロックについて同一とされている。

【0038】一旦圧縮ブロックメモリ34に保持された圧縮ブロックの画像データは、その圧縮ブロックを構成する各クロックに対して水平8画素×垂直8画素からなるDCTブロック単位で二次元のディザリノイズ変換(DCT)を行なう。DCTは、フーリエ変換と同様の周波数解析を行なうためのアルゴリズムであり、DCT後の64個の変換係数は、DCTブロック内の画素平均値に対するDCT係数と、低周波から高周波までの空間周波数が異なるAC係数とに分類される。

【0039】量子化回路36は、クロック単位で設定された量子化パラメータに応じて、1つのクロック内の6個のDCTブロックを同一の量子化パラメータで量子化する。このとき、高周波の係数に対しては低周波の係数に対してよりもその絶対値が低いという人間の視覚特性を考慮して、ある特定の量子化パラメータが与えられた場合に、DCT後の変換係数の低周波のAC係数は相対的に粗く、高周波のAC係数は相対的に粗くなるように量子化を行なう。また、DCT係数の量子化の粗さは常に一定とする。

【0040】可変長符号化回路37は、量子化回路36で量子化されたAC係数を低周波から高周波に向けてスキャンして、0の値を持つ係数の連続回数(ラン長)と0以外の値を持つ係数のその値(レベル)のペアを生成した後に、予め定められたハフマン符号化テーブルに従ってそのペアを可変長符号にハフマン符号化する。この場合、ラン長が短くレベルが小さいほどそのペアの発生確率は高いのにそれと対称した符号長は短くなり、その逆にラン長が長くレベルが大きいほど符号長が長くなり、ただし、DCT係数はAC係数とは別に取り扱われており、固定長符号の割り当てが行なわれる。そして、可変長符号化されたクロックの圧縮データは、6個のDCTブロック全てのDCT係数、6個のDCTブロック全ての可変長符号化された最低周波AC係数、という具合に最高周波AC係数までの順番の並び替えが行なわれて、圧縮データはその重要度の高いほうから低いほう順番に並べ替えられる。

【0041】ところで、量子化パラメータ生成回路43では、圧縮ブロックの圧縮データ量が目標データ量に

②

等しくなるように量子化パラメータが決定されるが、実際に発生する圧縮データ量は多少の誤差が生じてしまう。このため、可変長符号化回路37は、各圧縮ブロックで目標データ量を越えしまった場合は越えた分の圧縮データを破棄し、逆足足りない場合は追加した分の圧縮データを追加する処理を行う。このようにして可変長符号化された圧縮データは、バッファメモリ38に圧縮ブロック単位で蓄えられた後に、出力端子44から出力される。このとき、バッファメモリ38には動作モード情報およびそれと対応するクロックの量子化パラメータが圧縮データとともに入力され、圧縮データに対する多重化処理が行われる。

【0042】以上のように、高解像モードおよび長時間モードでは圧縮ブロックサイズが変動するにもかかわらず、すべての動作モードにおいて圧縮ブロックあたりの圧縮データ量が同一とされているとともに、圧縮ブロックサイズが比較的小さく設定されているため、圧縮ブロック単位での情報量制御に必要な処理量を低減させて従来より回路規模を小さくすることが出来る。

【0043】図3は、図1中の画像符号化回路を詳細に示す図である。同図中、51は圧縮データの入力増子、52はバッファメモリ、53は可変長符号化回路、54は逆量子化回路、55はDCT回路、56はデジャリノイズ回路、57はフレームメモリ、58は再生動作モード信号の出力増子、59はデジャリノイズ回路の出力増子、60は再生位置データの出力増子、61はコンシール増子生成回路、62は画像データの出力増子である。

【0044】図3において、入力増子51から入力された圧縮データは、バッファメモリ52に圧縮ブロック単位で蓄えられる。そして、圧縮データが受取られていた動作モード情報が抽出され、出力増子58から再生動作モード信号として出力されるとともに、デジャリノイズ回路59に与えられる。また、クロック単位で多重化されている量子化パラメータが抽出されて、逆量子化回路54に与えられる。可変長符号化回路53は、バッファメモリ52から出力された圧縮データのペアを、クロック単位からDCTブロック単位の元の順に並び替えた後に、順次ハフマン符号化テーブルに従って復号化し、ラン長とレベルのペアを生成して量子化後変換係数の値を復元する。逆量子化回路54は、各クロックに対して蓄えられた量子化パラメータに応じて逆量子化を行ない、変換係数の値を復元する。ただし、量子化処理と逆量子化処理の組合せは可変ではないので、完全に量子化前の値に戻るわけではなく、ある程度の誤差(歪み)が発生する。

【0045】DCT回路55は、復元された変換係数に対して、DCTブロック単位で順次逆ディザリノイズ変換(IDCT)を行うことにより、画像データを再生する。そして、デジャリノイズ回路56

は、デジャリノイズパターン生成回路59から与えられるデジャリノイズパターンにより、クロック単位で画像データをフレームメモリ57における所定の位置に格納する。そのデジャリノイズパターンは、デジャリノイズパターン生成回路59で再生動作モード信号に応じて切り換え出力されるものであり、画像符号化回路11におけるシャッタリングパターン生成回路40で記録動作モード信号に応じて切り換え出力されるシャッタリングパターンと同一のものである。そして、フレームメモリ57に蓄えられたフレームの画像データは、出力増子62から画像データとして順次出力される。

【0046】なお、再生位置回路18で生成された再生位置データが入力増子60からコンシール指示生成回路61に入力され、再生位置データ中に存在することが抽出された場合には、その再生位置データがクロック単位で抽出された画像データが抽出されることを示すコンシール指示増子がデジャリノイズ回路56に伝えられる。デジャリノイズ回路56では、コンシール指示情報によって無効であることが示されるクロック単位に準じては、再生されるそのクロックの画像データは単純に破棄される。したがって、そのクロックの画像データはフレームメモリ57に書き込まれず、結果として前フレームの画像データが現れることになる。これにより、誤りが発生した場合でも大幅な画質劣化を避けることが出来る。

【0047】図4は、標準モードにおける圧縮ブロックを構成するクロックを示す図であり、水平45×クロック×垂直30×クロックで構成される1フレームから、5×クロックで構成される固定サイズの圧縮ブロック270個が生成される。1ブロックには27個の圧縮ブロックの圧縮データが記録されるため、1フレームの圧縮データは10×ブロックに記録される。

【0048】図5は、長時間モードにおける圧縮ブロックを構成するクロックを示す図であり、水平30×クロック×垂直30×クロックで構成される1フレームから、6または7×クロックで構成される可変サイズの圧縮ブロック13個が生成される。1ブロックには27個の圧縮ブロックの圧縮データが記録されるため、1フレームの圧縮データは5×ブロックに記録される。

【0049】図6は、高解像モードにおける圧縮ブロックを構成するクロックを示す図であり、水平72×クロック×垂直65×クロックで構成される1フレームから、8または9×クロックで構成される可変サイズの圧縮ブロック5.40個が生成される。1ブロックには27個の圧縮ブロックの圧縮データが記録されるため、1フレームの圧縮データは20×ブロックに記録される。ただし、上記長時間モードおよび高解像モードにおいては、A, B, Cで示される連続する3つの圧縮ブロックを構成するクロックの画素の合計が一定

とできるように、各圧縮ブロックサイズが定められる。

【0050】上記の記録モードにおいて、サブクロックを一本まわりのサブクロック集合として、そのサブクロック集合が、これらの図に示すように規則正しく並べられた後に、全ての動作モードで共通の規則により定められるサブシンクバタリーに基づき、A、R、あるいはCで示されるように、所定個数のサブクロックが選択されて圧縮ブロックが構成される。これにより、サブシンクとデジタリシフトの処理がシンクになるという特徴がある。すなわち、1フレームの記録に割り当てられた複数トラックの中の何番目のトラックに記録される圧縮ブロックか、および1トラックに記録される何番目の圧縮ブロックかに応じて、どのサブクロック集合を選択し、各サブクロック集合の中のどのサブクロックを選択するかが決まる。

【0051】図7は、図1中の画像符号化回路の第2および第3実施例を詳細に示す図である。図中、図2と異なる点は、記録系回路3の画像符号化回路11における圧縮ブロック目標データ量生成回路72の部分のみであり、第1実施例においては（圧縮ブロックごとに圧縮ブロックサイズが異なる）に比べて一定値とされた目標データ量が、第2および第3実施例においては圧縮ブロックサイズの変動に応じて決定されることである。記録系回路3の他の部分および再生系回路7については、第1実施例の場合と同様である。

【0052】すなわち、第2実施例（図7）において、圧縮ブロック目標データ量生成回路72は、動作モードと圧縮ブロック番号に応じて、圧縮ブロックサイズに比例した圧縮ブロック目標データ量を生成する。例えば、標準モードにおいて5サブクロックから成る1圧縮ブロックに割り当てられる目標データ量を標準データ量とする、高解像モードにおいては圧縮ブロックサイズが9サブクロックの場合にはその標準データ量と同じ目標データ量を、同じく圧縮ブロックサイズが8サブクロックの場合にはその標準データ量の8/9倍の目標データ量を、それぞれ圧縮ブロック目標データ量生成回路72が決定する。図8は、図1中の画像符号化回路の第2実施例における目標データ量の概念を説明する図である。図8において、標準データ量の圧縮データから5個の同期ブロックが生成され、同期ブロック単位で磁気データに記録再生される。これにより、1サブクロックあたり割り当てられるデータ量は、全てのサブクロックに関して同一となる。なお、図8に図示されている書きデータ領域（上記の標準データ量の1/9倍のデータ量）には映像信号のデータ以外の付加データなどを記録する。

【0053】また、第3実施例（図7、図2と同様上の相違はなし）においても、圧縮ブロック目標データ量生成回路72は、動作モードと圧縮ブロック番号に応じて、圧縮ブロックサイズごとに圧縮ブロック目標データ

量を生成する。すなわち、標準モードにおいて合計15サブクロックから構成される3圧縮ブロックに割り当てられる目標データ量を拡張標準データ量とした場合、例えば高解像モードにおいては、圧縮ブロックサイズが9サブクロックのときには拡張標準データ量の8/9、26倍の目標データ量を、圧縮ブロックサイズが8サブクロックのときには拡張標準データ量の8/26倍の目標データ量を決定する（第2実施例との相違点）。図9は、図1中の画像符号化回路の第3実施例における目標データ量の変動の概念を説明する図である。図9において、拡張標準データ量の圧縮データからは15個の同期ブロックが生成され、同期ブロック単位で磁気データに記録再生される。これにより、1サブクロックあたりに割り当てられるデータ量は、全てのサブクロックに関して同一となる。なお、トラック上に書きデータ領域は全く生じなくなる。なお、バツファミリ3.8は3圧縮ブロック分の圧縮データを蓄え、必要に応じてデータ並列変換を行なった後に順次出力端子44から圧縮データを出力する。

【0054】以上、本発明の3つの実施例に関して、特に画像符号化回路について詳しく説明した。なお、上記実施例においては、1トラックに記録されるデータ量（磁気データなどの記録密度に依存する）を全ての動作モードで同一としたが、動作モードごとに上記データ量を異なるものとする。例えば、標準モードにおいては通常の記録密度を有する磁気データ、高解像モードについては通常の2倍の記録密度を有する磁気データに、それぞれ同一の10トラック/フレームで記録することとできる。また、色信号の画素数や解像度に対して水平方向1/2倍、垂直方向1/2倍とされているため、サブクロックを構成する画素数を16×16画素としたが、各動作モードにおけるサブクロックの大きさをこれと異なるものとしてもよい。さらに、上記実施例では画素が解像度信号および色信号によって表わされている場合について述べたが、画素がRGB信号によって表わされている場合にも、同様に記録再生を行うことができる。この他、データ圧縮を行なう画像符号化方式、上記DCTを用いた符号化方式と異なるものであってもよい。

【0055】さらに、標準モード、長時間モード、高解像モードだけではなく、他の様々な動作モードが考えられるが、どのような動作モードを開えるデジタリシフトRに対して本発明は容易に適用可能である。例えば、記録する映像信号の解像度と記録時間が同じであっても、データ圧縮を行なう画像符号化方式が異なる動作モードなどについても適用できる。また、映像信号の記録媒体についても、トラック構造を備えたデータ記録媒体（例えば、光ディスクや磁気ディスクなど）であれば同様に適用できる。

【0056】

【発明の効果】以上詳しく説明したように、本発明のデジタリ映像信号記録再生装置によれば、圧縮後のデータ量を目標データ量にほぼ等しくなるように、映像信号をデジタリ化して得られる画像データのデータ圧縮および記録媒体に対する記録を行うデジタリ映像信号記録再生装置において、前記映像信号の種類および前記記録媒体に対する記録モードに応じて、データ圧縮単位である圧縮ブロックの大きさを決めず圧縮ブロックサイズを、各々の前記圧縮ブロックごとに可変的に決定する圧縮ブロックサイズ決定手段と、フレーム内の同一位置における複数の画像（このうちのひとつが解像度信号であってもよい）を含みそれぞれ定められた数の画素からなるサブクロックを、前記圧縮ブロックサイズに相当する画素数と定めることにより、前記圧縮ブロックを生成する圧縮ブロックメモリと、前記目標データ量を決定する目標データ量設定手段と、前記目標データサイズおよび前記目標データ量に応じて、圧縮後のデータ量が前記目標データ量にほぼ等しくなるように、対応する前記圧縮ブロックを量子化するための量子化パラメータを生成する量子化パラメータ生成手段とを具備する構成とされ、前記圧縮ブロックの種類および前記記録モードに開らず、前記映像信号の種類および前記記録モードに開らず、前記記録媒体上の記録トラック中に含まれる前記圧縮ブロックの個数を常に一定とする。

【0057】したがって、前記映像信号の種類および前記記録モードに対応して、フレーム内の同一位置における複数の画素（例えば、画素を被わす所定数の画素と、色を被わす他の所定数の画素）を含みそれぞれ定められた数の画素からなるサブクロックを単位として処理し、圧縮ブロックのひとごと圧縮ブロックサイズを変更することにより、圧縮ブロック単位での情報量削減に必要な処理量を圧縮させて従来の圧縮処理を施かするとともに、前記映像信号の種類および前記記録モードに関わらず、高い記録効率で高画質映像信号の記録再生を行うことができるという効果が得られる。

【図面の簡単な説明】
【図1】本発明のデジタリ映像信号記録再生装置の全体構成図である。
【図2】図1中の画像符号化回路の第1実施例を詳細に

示す図である。

【図3】図1中の画像符号化回路を詳細に示す図である。

【図4】標準モードにおける圧縮ブロックを構成するサブクロックを示す図である。

【図5】長時間モードにおける圧縮ブロックを構成するサブクロックを示す図である。

【図6】高解像モードにおける圧縮ブロックを構成するサブクロックを示す図である。

【図7】図1中の画像符号化回路の第2および第3実施例を詳細に示す図である。

【図8】図1中の画像符号化回路の第2実施例における目標データ量の変動の概念を説明する図である。

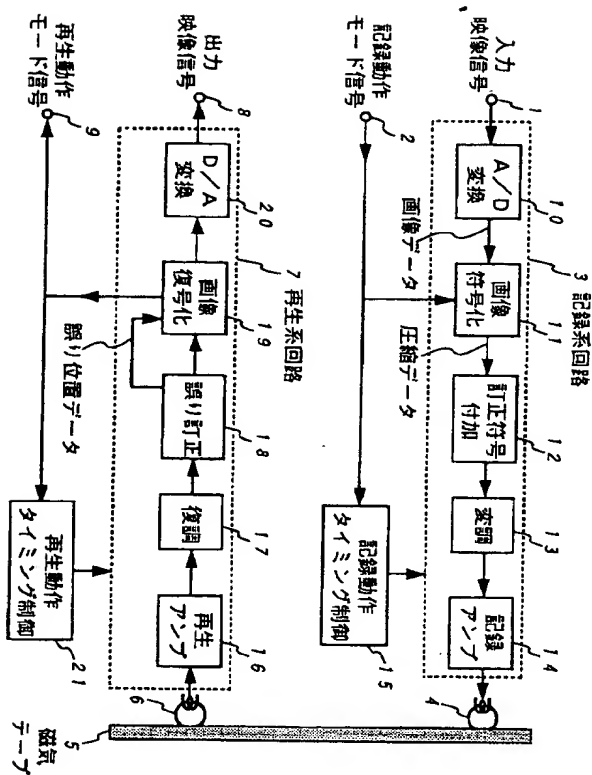
【図9】図1中の画像符号化回路の第3実施例における目標データ量の変動の概念を説明する図である。

【符号の説明】

- 3 記録系回路
- 4 記録ヘッド
- 5 磁気テープ
- 6 再生ヘッド
- 7 再生系回路
- 11 画像符号化回路
- 12 前記符号付加回路
- 15 記録動作タイミング制御回路
- 18 誤り訂正回路
- 19 画素番号化回路
- 33 シェアリング回路
- 34 圧縮ブロックメモリ
- 35 DCT回路
- 36 量子化回路
- 37 可変長符号化回路
- 41 圧縮ブロックサイズ生成回路
- 42, 72 圧縮ブロック目標データ量生成回路
- 53 可変長符号化回路
- 54 逆量子化回路
- 55 IDCT回路
- 56 デジタリシフト回路
- 61 コンジューラ指示生成回路

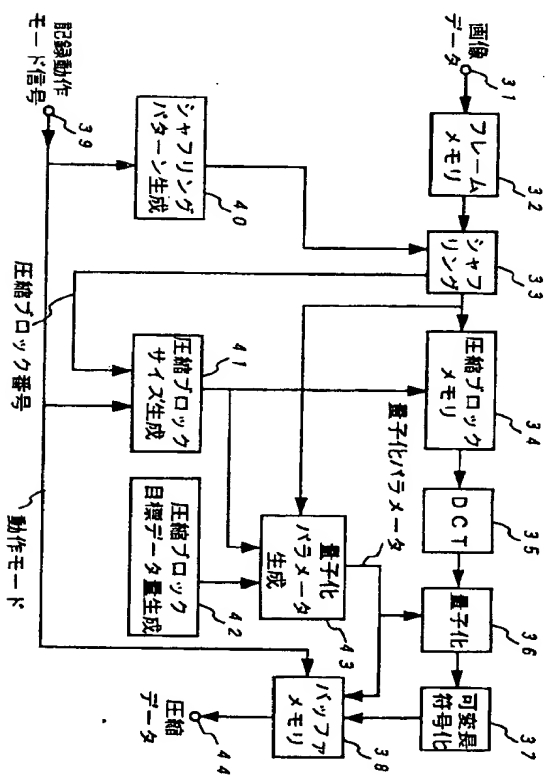
【図1】

図1



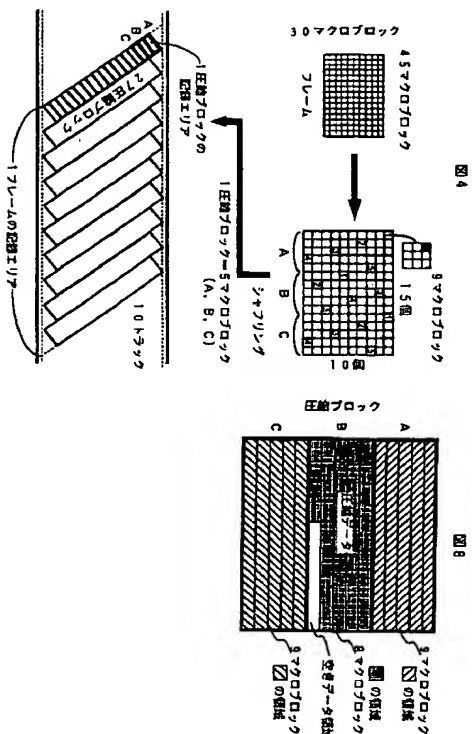
【図2】

図2



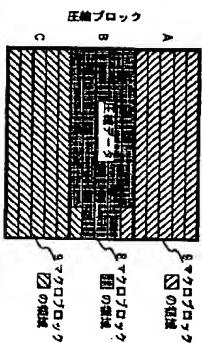
【図4】

【図8】



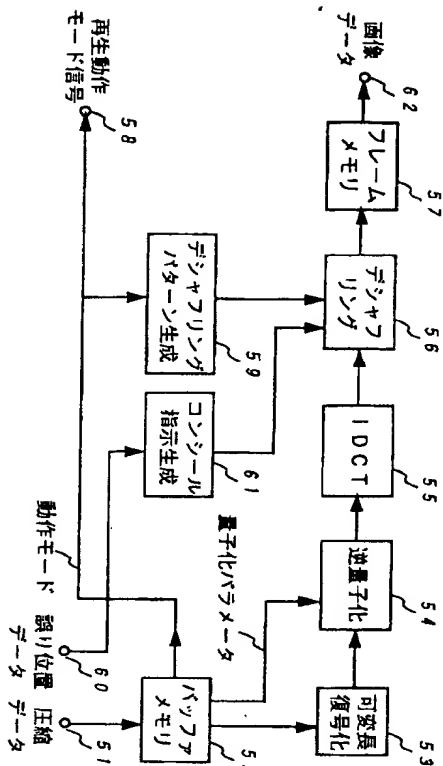
【図9】

図9



【図3】

図3



【図5】

【図6】

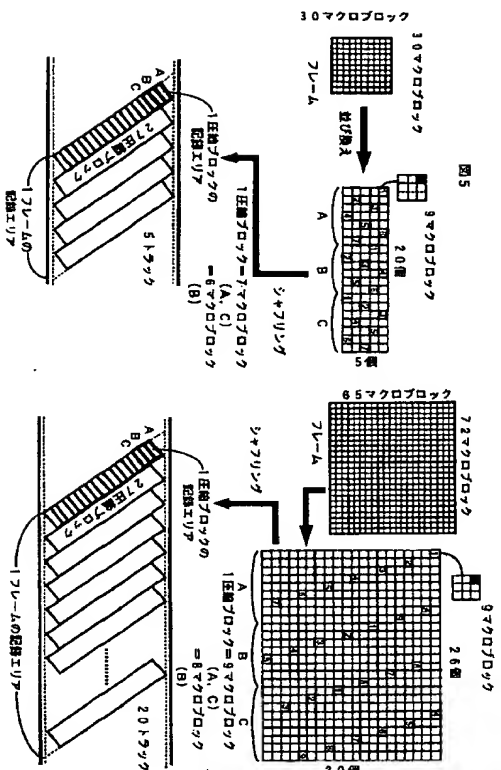
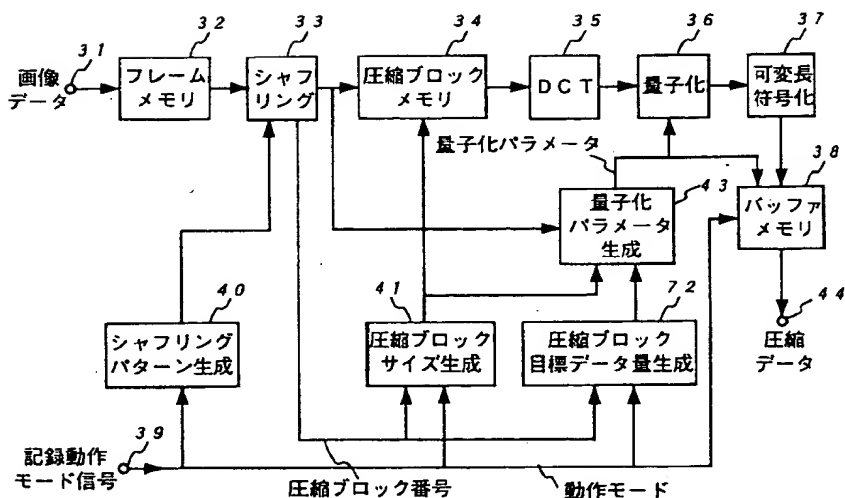


図7

【図7】



フロントページの続き

(51) Int. Cl. 6

H04N 7/30

9/808

11/04

特許記号 庁内登録番号

F I

技術表示箇所

Z 7331-5C

H04N 7/133

A

(12) 発明者

藤井 由紀夫

神奈川県横浜市中区吉田町292番地 株
式会社日立製作所映像メディア研究所内

(12) 発明者

市毛 隆志

神奈川県横浜市中区吉田町292番地 株
式会社日立製作所映像メディア研究所内

(12) 発明者

藤地 伸男

神奈川県横浜市中区吉田町292番地 株
式会社日立製作所映像メディア研究所内

[0031] In FIG. 2, an image to be input is such that about thirty screens per second are arranged in a time base direction, and the respective screens are called frames. An actual image signal is such that the respective frames are horizontally scanned from left to right and are scanned from up to down every other frames, namely they are scanned twice (interlace scanning). In the case where a recording mode is a standard mode, a brightness signal (Y) is composed of 720 pixels in horizontal direction \times 480 pixels in vertical direction for each frame. Since color difference signals (R-Y, B-Y) are sampled with a sampling frequency which is 1/2 of the brightness signal, a number of pixels in the horizontal direction becomes 360 pixels which is half of the brightness signal. Moreover, since the color difference signals are subject to a 1/2 decimation process in the vertical direction in a frame memory 32, a number of vertical pixels becomes 240 pixels which is half of the brightness signal, as well. Therefore, the color difference signal are composed of 360 pixels in horizontal direction \times 240 pixels in vertical direction.

[0032] The frame is divided into macroblocks which is a basic unit of image encoding, and an image data compressing process is executed. Sizes of the macroblocks are common in all operation modes, namely, as for the brightness signal (Y), 16

pixels in horizontal direction \times 16 pixels in vertical direction, and as for the color difference signals (R-Y, B-Y), 8 pixels in horizontal direction \times 8 pixels in vertical direction. Blocks of these three kinds of signals are combined so as to form a macroblock. Since a DCT process is executed in a unit of a DCT block (corresponding to the aforementioned basic block) of 8 pixels in horizontal direction \times 8 pixels in vertical direction, one macroblock is composed of totally six DCT blocks. Namely, the brightness signal is composed of four DCT blocks, and two kinds of color difference signals are composed of one DCT block respectively.

[0033] Image data input from an input terminal 31 are first stored for one frame into the frame memory 32. However, the input image data are a brightness signal and two kinds of color difference signals, and as mentioned above, in the frame memory 32, the 1/2 decimation process in the vertical direction is executed on the color difference signals. A shuffling circuit 33 reads image data for one frame held in the frame memory 32 in macroblock unit, and outputs the image data of the macroblock to a compressed block memory 34 and a quantization parameter generating circuit 43. At this time, the macroblocks are read not from continuous screen positions but from desultory screen positions so as to be output. This is because when a compressed data amount is controlled so as to be constant in a unit of a compressed block composed of a predetermined number of

macroblocks, if a compressed block is composed of macroblocks in continuous screen positions, in the case where contents of the images in those positions are fine pictures, namely, an information amount of the image data is large, image quality is greatly deteriorated due to data compression to a target data amount. Moreover, this is because in the case where, on the contrary, the contents of images in those positions are flat pictures, namely, an information amount of the image data is small, wastefulness due to only compression to a determined target data amount is prevented from occurring. Namely, the shuffling circuit 33 executes a shuffling process for taking out macroblocks in desultory screen positions so as to average an information amount of image data per compressed block as much as possible. At this time, since sizes of one frame in the respective operation modes are different, the shuffling pattern generating circuit 40 switches the shuffling pattern which specifies screen positions in which macroblocks are successively taken out according to a recording operation mode signal input from an input terminal 39 so as to control the shuffling circuit 33.

[0034] The image data which are output in macroblock unit from the shuffling circuit 33 are stored for a predetermined number of macroblocks into the compressed block memory 34. The compressed block size (a number of macroblocks composing the compressed block) varies in the respective operation modes, and

as mentioned later, the size varies with the respective compressed blocks even in one operation mode. A compressed block size generating circuit 41 switches a compressed block size according to a recording operation mode signal input from the input terminal 39 and compressed block numbers output from the shuffling circuit 33 so as to control the compressed block memory 34 and the quantization parameter generating circuit 43.

[0035] Namely, in a standard mode, since the frame size is 45 macroblocks in horizontal direction \times 30 macroblocks in vertical direction (= 1350) and the compressed block size is five macroblocks constantly, one frame is composed of 270 compressed blocks (= $1350 \div 5$). Moreover, in a long-time mode, since the frame size is 30 macroblocks in horizontal direction \times 30 macroblocks in vertical direction (= 900) and the compressed block size fluctuates as 7, 6, 7, 7, 6, 7 ..., one frame is composed of 135 compressed blocks (= $900 \div ((7 + 6 + 7) / 3)$). Further, in a high-definition mode, since the frame size is 72 macroblocks in horizontal direction \times 65 macroblocks in vertical direction (= 4680) and the compressed block size fluctuates as 9, 8, 9, 9, 8, 9 ..., one frame is composed of 540 compressed blocks (= $4680 \div ((9 + 8 + 9) / 3)$).

[0042] As mentioned above, in the high-definition mode and the long-time mode, although the compressed block size fluctuates, a compressed data amount per compressed block is constant in

all the operation modes, and the compressed block size is set to be comparatively small. For this reason, a processing amount required for information amount control in compressed block unit is reduced so that the circuit scale can be smaller than the conventional one.

[0047] FIG. 4 is a diagram showing macroblocks composing a compressed block in the standard mode. 270 compressed blocks with fixed size composed of 5 macroblocks are generated from one frame composed of 45 macroblocks in horizontal direction \times 30 macroblocks in vertical direction. Since compressed data of 27 compressed blocks are recorded on one track, compressed data of one frame are recorded on 10 tracks.

[0048] FIG. 5 is a diagram showing macroblocks composing a compressed block in the long-time mode. 135 compressed blocks with variable sizes composed of 6 or 7 macroblocks are generated from one frame composed of 30 macroblocks in horizontal direction \times 30 macroblocks in vertical direction. Since compressed data of 27 compressed blocks are recorded on one track, compressed data of one frame are recorded on 5 tracks.

[0049] FIG. 6 is a diagram showing macroblocks composing a compressed block in the high-definition mode. 540 compressed blocks with variable sizes composed of 8 or 9 macroblocks are generated from one frame composed of 72 macroblocks in horizontal direction \times 65 macroblocks in vertical direction.

Since compressed data of 27 compressed blocks are recorded on one track, compressed data of one frame are recorded on 20 tracks. However, in the long-time mode and the high-definition mode, the respective compressed block sizes are determined so that a total of macroblocks composing continuous three compressed blocks shown by A, B and C becomes constant.